

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 10-004151
 (43) Date of publication of application : 06.01.1998

(51) Int. Cl. H01L 23/12
 H01L 21/60
 H01L 21/60

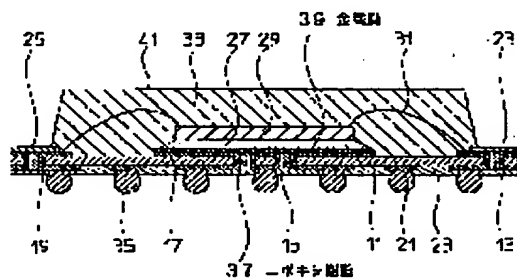
(21) Application number : 08-155096 (71) Applicant : CITIZEN WATCH CO LTD
 (22) Date of filing : 17.06.1996 (72) Inventor : TOYODA TAKESHI

(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a high-reliability semiconductor device and its manufacturing method capable of preventing a semiconductor chip from exfoliating in the interface between a die attach pattern and an adhesive agent, even if heating is performed when a plastic ball grid array is damp, and capable of preventing the generating of a popcorn phenomenon as well, without lowering the thermal diffusability of a semiconductor chip.

SOLUTION: The thermal via holes 15 of a circuit board 25 are filled up with epoxy resin 37. By filling up the thermal via holes 15 with the epoxy resin 37, and it becomes possible to prevent water having permeated a solder resist 23 on the underside of the circuit board 25 from passing through the thermal via holes 15 and staying in the vicinity of the underside of an adhesive agent 27. Besides, a metal film 39 is provided on the die attach pattern 17, and covers the upper surfaces of the thermal via holes 15.



LEGAL STATUS

[Date of request for examination] 14.01.2003
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-4151

(43) 公開日 平成10年(1998) 1月6日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	FI	技術表示箇所
H01L 23/12			H01L 23/12	L
21/60	301		21/60	301A
	311			311S

審査請求 未請求 請求項の数4 OL (全11頁)

(21) 出願番号 特願平8-155096

(22) 出願日 平成8年(1996) 6月17日

(71) 出願人 000001960

シチズン時計株式会社

東京都新宿区西新宿2丁目1番1号

(72) 発明者 豊田 剛士

埼玉県所沢市大字下宮字武野840番地 シ

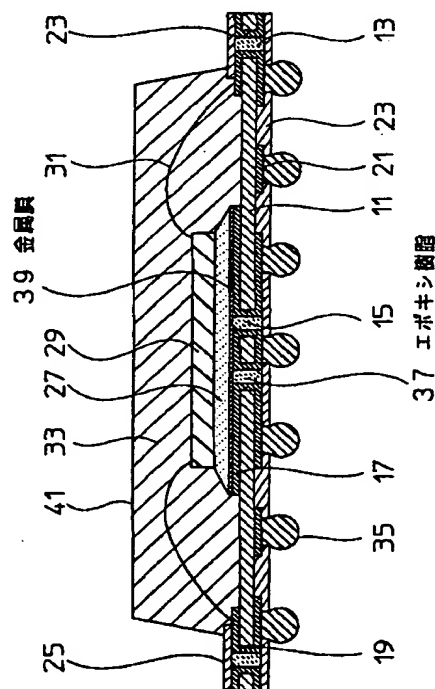
チズン時計株式会社技術研究所内

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 PBGA41は、吸湿し、この吸湿した状態で実装するために加熱炉で加熱すると、吸湿した水分が気化膨張し、応力が発生する。この際ダイアタッチパターン17と接着剤27の界面で剥離が生じ、さらには膨れが発生する。この膨れにより、隣あうハンダパンパ35が接触し短絡が発生したり、半導体チップ29が動き、ボンディングワイヤ31の切れが発生する。

【解決手段】 回路基板25のサーマルビアホール15をエポキシ樹脂37で埋める。サーマルビアホール15をエポキシ樹脂37で埋めることにより、回路基板25下面のソルダーレジスト23を浸透した水分がサーマルビアホール15を通過し、接着剤27の下面近傍に溜まることはなくなる。またダイアタッチパターン17の上に金属膜39を設け、サーマルビアホール15の上面を覆う。



【特許請求の範囲】

【請求項1】 上面側に半導体チップを搭載するためのダイアタッチパターンと、半導体チップとワイヤボンディングするための接続電極を備え、下面側にハンダバンプを設けるためのパット電極を備え、さらに、ダイアタッチパターンとパット電極を接続して半導体チップの発熱を放散するためのサーマルビアホールと、接続電極とパット電極を接続するためのスルーホールとを備える回路基板と、回路基板のダイアタッチパターン上に接着剤で固定される半導体チップと、半導体チップの電極と回路基板の接続電極を接続するためのボンディングワイヤと、半導体チップとボンディングワイヤを封止するための封止樹脂と、回路基板のパット電極上にハンダバンプとを備え、回路基板のサーマルビアホールが絶縁部材で埋められ、かつ、金属膜で覆われていることを特徴とする半導体装置。

【請求項2】 上面側に半導体チップを搭載するためのダイアタッチパターンと、半導体チップとワイヤボンディングするための接続電極を備え、下面側にハンダバンプを設けるためのパット電極を備え、さらに、ダイアタッチパターンとパット電極を接続して半導体チップの発熱を放散するためのサーマルビアホールと、接続電極とパット電極を接続するためのスルーホールとを備える回路基板と、回路基板のダイアタッチパターン上に接着剤で固定される半導体チップと、半導体チップの電極と回路基板の接続電極を接続するためのボンディングワイヤと、半導体チップとボンディングワイヤを封止するための封止樹脂と、回路基板のパット電極上にハンダバンプとを備え、回路基板のサーマルビアホールがエポキシ樹脂で埋められ、かつ、金属膜層で覆われていることを特徴とする半導体装置。

【請求項3】 上下面に銅箔張りした樹脂基板に、半導体チップの放熱用貫通穴のサーマルビアホールと、樹脂基板の上下面を接続するためのスルーホールを形成するための穴あけ工程と、樹脂基板の全表面と穴あけ工程で設けられた穴の中に銅メッキ層を設ける銅メッキ工程と、穴あけ工程で設けられた穴を絶縁部材で埋める穴埋め工程と、樹脂基板の上面側には半導体チップを搭載するためのダイアタッチパターンおよび半導体チップの電極とボンディングワイヤで接続される接続電極を、樹脂基板の下面側にはハンダバンプを形成するためのパット電極を形成するためのパターン化工程と、接続電極およびパット電極にソルダーレジストの開口部を形成するレジスト工程と、ソルダーレジストの開口部に露出した電極上に金メッキのための下地メッキを行う下地メッキ工程と、その下地メッキ層上に金メッキ層を形成する金メッキ工程と、金属膜の形成を防ぐためのマスクを形成するマスク工程と、金属膜を形成するための金属メッキ工程を有する回路基板のダイアタッチパターン上に半導体チップを接着剤で固定するダイボンド工程と、固定され

た半導体チップの電極と回路基板の接続電極をボンディングワイヤで接続するワイヤボンド工程と、回路基板上に固定された半導体チップと、この半導体チップと回路基板上の接続電極を接続するボンディングワイヤを樹脂で封止するトランスファーモールド工程と、回路基板下面側のパット電極にハンダボールを供給し、加熱炉で加熱することにより、ハンダボールがパット電極上に固定され、ハンダバンプが形成されるバンプ工程を有することを特徴とする半導体装置の製造方法。

【請求項4】 上下面に銅箔張りした樹脂基板に、半導体チップの放熱用貫通穴のサーマルビアホールと、樹脂基板の上下面を接続するためのスルーホールを形成するための穴あけ工程と、樹脂基板の全表面と穴あけ工程で設けられた穴の中に銅メッキ層を設ける銅メッキ工程と、穴あけ工程で設けられた穴をエポキシ樹脂で埋める穴埋め工程と、樹脂基板の上面側には半導体チップを搭載するためのダイアタッチパターンおよび半導体チップの電極とボンディングワイヤで接続される接続電極を、樹脂基板の下面側にはハンダバンプを形成するためのパット電極を形成するためのパターン化工程と、接続電極およびパット電極にソルダーレジストの開口部を形成するレジスト工程と、ソルダーレジストの開口部に露出した電極上に金メッキのための下地メッキを行う下地メッキ工程と、その下地メッキ層上に金メッキ層を形成する金メッキ工程と、金属膜の形成を防ぐためのマスクを形成するマスク工程と、金属膜を形成するための金属メッキ工程を有する回路基板のダイアタッチパターン上に半導体チップを接着剤で固定するダイボンド工程と、固定された半導体チップの電極と回路基板の接続電極をボンディングワイヤで接続するワイヤボンド工程と、回路基板上に固定された半導体チップと、この半導体チップと回路基板上の接続電極を接続するボンディングワイヤを樹脂で封止するトランスファーモールド工程と、回路基板下面側のパット電極にハンダボールを供給し、加熱炉で加熱することにより、ハンダボールがパット電極上に固定され、ハンダバンプが形成されるバンプ工程を有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は回路基板に半導体チップを実装し、その半導体チップを樹脂封止してなる半導体装置に関するもので、さらに詳しくはハンダバンプ付き半導体装置およびその製造方法に関するものである。

【0002】

【従来の技術】 近年、電子回路の高機能化にともなう、多数の電極端子を有する半導体装置が開発されている。その代表的なものとして表面実装形多端子パッケージであるプラスチック・ボールグリッドアレイ (Plastic Ball Grid Array : 以下P

BGAと記載する)がある。

【0003】以下、図面を用いて従来の技術を説明する。図11は従来技術のPBGAを示す断面図であり、図12は従来技術のPBGAを示す平面図である。以下に、図11と図12を用いて、従来技術のPBGAの構造について説明する。図11と図12に記すように、半導体チップ29は、回路基板25上面のダイアタッチパターン17の上に、接着剤27を用いて固定されている。ダイアタッチパターン17は、回路基板25の中央に位置し、半導体チップ29の電源グラウンドと、半導体チップ29の発熱を放散させる役割を兼ねている。

【0004】ダイアタッチパターン17の領域内には、サーマルビアホール15が数個設けられている。サーマルビアホール15は、ダイアタッチパターン17で受けた半導体チップ29の熱を回路基板25の下面側へ逃がす役割と、ダイアタッチパターン17と回路基板25の下面側のパット電極21とを電気的に接続する役割とを兼ねている。

【0005】半導体チップ29の電極と回路基板25上の接続電極19は、ボンディングワイヤ31で電気的に接続されている。このときボンディングワイヤ31は、電気特性が良好で、かつ接続電極19との密着性が良好な、直径0.03mm前後の金線を用いる。

【0006】接続電極19とパット電極21は、スルーホール13を介して、電気的に接続されている。半導体チップ29とボンディングワイヤ31は、遮蔽と保護のため封止樹脂33で樹脂封止する。封止樹脂33は熱硬化性樹脂のエポキシ系樹脂が用いられる。

【0007】さらに、回路基板25の下面側のパット電極21にはハンダバンプ35を有する。このハンダバンプ35には、すずと鉛の比率が約6:4の組成のハンダを用いる。なおハンダバンプ35は、図示しないPBGAを実装するマザーボード基板の電極パターン上に実装される。よってPBGAとマザーボード基板が電気的に接続される。

【0008】つぎに回路基板25の製造方法を説明する。図13～図16は、従来技術の回路基板25の製造工程を示す図である。図13～図15は、従来技術の回路基板25の製造工程を示す要部断面図であり、図16は、従来技術の回路基板25の製造工程を示す平面図である。

【0009】図13に記すように、樹脂基板11は四角形で板厚が0.2mm程度のガラスエポキシ樹脂からなり、その上下両面に厚さ18μm程度の銅箔が設けられている。その樹脂基板11には、複数のスルーホール13と半導体チップ29との放熱のためのサーマルビアホール15を切削ドリル加工によって設ける。スルーホール13とサーマルビアホール15の壁面を含む基板面を洗浄した後、樹脂基板11の全表面には、無電解銅メッキおよび電解銅メッキにより銅メッキ層45が設けられ

る。その銅メッキ層45はスルーホール13とサーマルビアホール15の内まで施される。

【0010】つぎに樹脂基板11の上下両面に、感光性ドライフィルムを張り付け、露光現像してエッチングレジスト膜を形成させる。その後エッチング液を樹脂基板11の上下両面に吹き付け、エッチングレジスト膜のない露出した銅メッキ層を除去する。このエッチング後、残ったエッチングレジスト膜を除去する。この工程により図14と図16に記すように、樹脂基板11の上面側には、ICチップのダイアタッチパターン17およびワイヤーボンディング用の接続電極19を、下面側にはハンダバンプを形成するためのパット電極21が設けられる。なおダイアタッチパターン17とパット電極21は、サーマルビアホール15を介して、また接続電極19とパット電極21はスルーホール13を介して接続されている。

【0011】さらに樹脂基板11の銅メッキ層45両面にメッキレジストをラミネートし、露光現像を行うことによりソルダーレジスト23を設け、ダイアタッチパターン17と接続電極19とパット電極21には、ソルダーレジスト23の開口部を設ける。

【0012】つぎに樹脂基板11の上下両面の露出している電極の銅メッキ層の表面に、厚さ2～5μm程度のニッケルメッキ層を設ける。さらに樹脂基板11のニッケルメッキ層の表面に、コバルト等の不純物を含み、ニッケルメッキ層に食いつきやすい、膜厚が0.05μm程度のフラッシュ金メッキ層を設ける。以上の銅メッキ層とニッケルメッキ層とフラッシュ金メッキ層までの工程が下地メッキ層47を設ける下地メッキ工程である。

【0013】つぎに下地メッキ層47の上に、ボンディングワイヤーと導通性の優れた厚さ0.3μm～0.7μm程度の金メッキ層49を設ける。この工程が金メッキ層49を形成する金メッキ工程である。これで図15に記すように、回路基板25が完成される。

【0014】つぎにPBGAの製造方法を図11と図12を用いて説明する。回路基板25のダイアタッチパターン17の上に、接着剤27を塗布し、その上に半導体チップ29をのせ、接着剤27が硬化するまで乾燥させる。これで半導体チップ29は回路基板上25に固定される。

【0015】つぎに半導体チップ29の電極と、回路基板25上の接続電極19をボンディングワイヤ31で電気的に接続する。つぎに半導体チップ29とボンディングワイヤ31は、封止樹脂33でトランスファモールドにより封止される。

【0016】つぎに回路基板25の下面側のパット電極21に、直径0.6mmから0.8mmのハンダボールを供給し、加熱炉を用いて加熱することによって、ハンダバンプ35が設けられる。これでPBGA41が完成する。

【0017】

【発明が解決しようとする課題】前述した半導体装置には以下に記載するような問題点がある。一般にPBGA41は保管中に程度の差はあれ、回路基板25、封止樹脂33より吸湿する。この状態でPBGA41をマザーボード基板に実装するために、加熱炉で加熱すると、吸湿した水分が気化膨張し、応力が発生する。この際最も強度が弱い、ダイアタッチパターン17と接着剤27の界面で剥離が生じ、さらには膨れが発生する。これは一般に、パッケージのポップコーン現象と呼ばれている。

【0018】ポップコーン現象により、隣あうハンダバンプ35が接触し、電氣的に短絡が発生したり、半導体チップ29が動き、ボンディングワイヤ31の切れが発生するなど半導体装置の信頼性を損なう。

【0019】回路基板25において、半導体チップ29下のサーマルビアホール15は、半導体チップ29の動作時の発熱を、ハンダバンプ35を通過させ、PBGA41の外側に放散するために設けてある。

【0020】しかしサーマルビアホール15はPBGA41が吸湿の際、水分の流入経路となっている。サーマルビアホール15の下面側は、ソルダーレジスト23で覆われているが、吸湿水分はソルダーレジスト23を浸透し、空洞のサーマルビアホール15を通して、半導体チップ29を固定している接着剤27の下面近傍に溜まる。このためサーマルビアホール15の数が多いほど、PBGA41に吸湿水分の溜まる量が大きくなり、ポップコーン現象の発生する傾向が大きくなる。

【0021】これまではポップコーン現象を防ぐため、サーマルビアホール15の数を減らしていた。しかしながらサーマルビアホール15を減らすことは、半導体チップ29の放熱効果を低下させることになる。

【0022】本発明の目的は、上記課題を解決して、半導体チップの熱放散性を下げることなく、PBGAが吸湿した状態で加熱しても、半導体チップがダイアタッチパターンと接着剤の界面で剥離せず、さらにポップコーン現象が発生しない信頼性の高い半導体装置およびその製造方法を提供することである。

【0023】

【課題を解決するための手段】上記の目的を達成するために、本発明における半導体装置およびその製造方法は、下記記載の構成と製造方法を採用する。

【0024】本発明の半導体装置は、上面側に半導体チップを搭載するためのダイアタッチパターンと、半導体チップとワイヤボンディングするための接続電極を備え、下面側にハンダバンプを設けるためのパット電極を備え、さらに、ダイアタッチパターンとパット電極を接続し、半導体チップの発熱を放散するためのサーマルビアホールと、接続電極とパット電極を接続するためのスルーホールとを備える回路基板と、回路基板のダイアタッチパターン上に接着剤で固定される半導体チップと、

半導体チップの電極と回路基板の接続電極を接続するためのボンディングワイヤと、半導体チップとボンディングワイヤを封止するための封止樹脂と、回路基板のパット電極上にハンダバンプとを備え、回路基板のサーマルビアホールが絶縁部材で埋められ、かつ、金属膜で覆われていることを特徴とするものである。

【0025】本発明の半導体装置は、上面側に半導体チップを搭載するためのダイアタッチパターンと、半導体チップとワイヤボンディングするための接続電極を備え、下面側にハンダバンプを設けるためのパット電極を備え、さらに、ダイアタッチパターンとパット電極を接続し、半導体チップの発熱を放散するためのサーマルビアホールと、接続電極とパット電極を接続するためのスルーホールとを備える回路基板と、回路基板のダイアタッチパターン上に接着剤で固定される半導体チップと、半導体チップの電極と回路基板の接続電極を接続するためのボンディングワイヤと、半導体チップとボンディングワイヤを封止するための封止樹脂と、回路基板のパット電極上にハンダバンプとを備え、回路基板のサーマルビアホールがエポキシ樹脂で埋められ、かつ、金属膜で覆われていることを特徴とするものである。

【0026】また、本発明の半導体装置の製造方法は、上下面に銅箔張りした樹脂基板に、半導体チップの放熱用貫通穴のサーマルビアホールと、樹脂基板の上下面を接続するためのスルーホールを形成するための穴あけ工程と、樹脂基板の全表面と穴あけ工程で設けられた穴の中に銅メッキ層を設ける銅メッキ工程と、穴あけ工程で設けられた穴を絶縁部材で埋める穴埋め工程と、樹脂基板の上面側には半導体チップを搭載するためのダイアタッチパターンおよび半導体チップの電極とボンディングワイヤで接続される接続電極を、樹脂基板の下面側にはハンダバンプを形成するためのパット電極を形成するためのパターン化工程と、接続電極およびパット電極にソルダーレジストの開口部を形成するレジスト工程と、ソルダーレジストの開口部に露出した電極上に金メッキのための下地メッキを行う下地メッキ工程と、その下地メッキ層上に金メッキ層を形成する金メッキ工程と、金属膜の形成を防ぐためのマスクを形成するマスク工程と、金属膜を形成するための金属メッキ工程を有する回路基板のダイアタッチパターン上に半導体チップを接着剤で固定するダイボンド工程と、固定された半導体チップの電極と回路基板の接続電極をボンディングワイヤで接続するワイヤボンド工程と、回路基板上に固定された半導体チップと、この半導体チップと回路基板上の接続電極を接続するボンディングワイヤを樹脂で封止するトランスファーモールド工程と、回路基板下面側のパット電極にハンダボールを供給し、加熱炉で加熱することにより、ハンダボールがパット電極上に固定され、ハンダバンプが形成されるバンプ工程を有することを特徴とするものである。

【0027】また、本発明の半導体装置の製造方法は、上下面に銅箔張りした樹脂基板に、半導体チップの放熱用貫通穴のサーマルビアホールと、樹脂基板の上下面を接続するためのスルーホールを形成するための穴あけ工程と、樹脂基板の全表面と穴あけ工程で設けられた穴の中に銅メッキ層を設ける銅メッキ工程と、穴あけ工程で設けられた穴をエポキシ樹脂で埋める穴埋め工程と、樹脂基板の上面側には半導体チップを搭載するためのダイアタッチパターンおよび半導体チップの電極とボンディングワイヤで接続される接続電極を、樹脂基板の下面側にはハンダバンプを形成するためのパット電極を形成するためのパターン化工程と、接続電極およびパット電極にソルダーレジストの開口部を形成するレジスト工程と、ソルダーレジストの開口部に露出した電極上に金メッキのための下地メッキを行う下地メッキ工程と、その下地メッキ層上に金メッキ層を形成する金メッキ工程と、金属膜の形成を防ぐためのマスクを形成するマスク工程と、金属膜を形成するための金属メッキ工程を有する回路基板のダイアタッチパターン上に半導体チップを接着剤で固定するダイボンド工程と、固定された半導体チップの電極と回路基板の接続電極をボンディングワイヤで接続するワイヤボンド工程と、回路基板上に固定された半導体チップと、この半導体チップと回路基板上の接続電極を接続するボンディングワイヤを樹脂で封止するトランスファーマールド工程と、回路基板下面側のパット電極にハンダボールを供給し、加熱炉で加熱することにより、ハンダボールがパット電極上に固定され、ハンダバンプが形成されるバンプ工程を有することを特徴とするものである。

【0028】本発明の半導体装置において、サーマルビアホールは絶縁部材で埋められている。サーマルビアホールが絶縁部材で埋められることにより、ソルダーレジストを浸透した吸湿水分は、サーマルビアホールからの流入が抑えられ、接着剤の下面近傍に溜まることはない。

【0029】本発明の半導体装置において、サーマルビアホールはエポキシ樹脂で埋められている。サーマルビアホールがエポキシ樹脂で埋められることにより、ソルダーレジストを浸透した吸湿水分はサーマルビアホールからの流入が抑えられ、接着剤の下面近傍に溜まることはない。

【0030】本発明の半導体装置において、サーマルビアホール上面は、ダイアタッチパターンの上に設けらる金属膜により覆われている。ダイアタッチパターン上に金属膜を設けることにより、半導体チップを固定する接着剤の下面近傍への水分の流入を完全に遮蔽する。ダイアタッチパターン上に、金属膜を設けることにより、サーマルビアホールの数を減らすことなく半導体チップの熱放散性を下げることのないPBG Aが得られる。

【0031】サーマルビアホールを絶縁部材で埋め、ダ

イアタッチパターン上に金属膜を設けることにより、PBG Aが吸湿した状態でリフロー加熱しても、ダイアタッチパターンと接着剤の界面での剥離はなく、ポップコーン現象も発生しない。

【0032】サーマルビアホールをエポキシ樹脂で埋めダイアタッチパターン上に金属膜を設けることにより、PBG Aが吸湿した状態でリフロー加熱しても、ダイアタッチパターンと接着剤の界面での剥離はなく、ポップコーン現象も発生しない。

【0033】

【発明の実施の形態】以下、図面を用いて本発明の最適な実施形態における半導体装置について説明する。図1は、本発明の実施形態におけるPBG Aの断面図である。図2は、本発明の実施形態におけるPBG Aの平面図である。図1および図2を用いて、本発明のPBG Aの構造について説明する。図において、従来技術と同一部材は同一符号で示す。

【0034】半導体チップ29は、回路基板25上面のダイアタッチパターン17の上の金属膜39の上に接着剤27を用いて固定されている。ダイアタッチパターン17は、回路基板25の中央に位置している。金属膜39は、ダイアタッチパターン17と同一形状で、ダイアタッチパターン17上にメッキされていて、サーマルビアホール15を覆っている。

【0035】サーマルビアホール15を金属膜39で覆うことにより、回路基板25の下面からソルダーレジスト23を浸透し、さらにサーマルビアホール15を通過してきた水分を完全に遮蔽する。ダイアタッチパターン17は、半導体チップ29の電源グラウンドと、半導体チップ29の発熱を放散させる役割を兼ねている。

【0036】ダイアタッチパターン17の領域内には、サーマルビアホール15が数個設けている。サーマルビアホール15は、ダイアタッチパターン17で受けた半導体チップ29の熱を回路基板25の下面側へ逃がす役割と、ダイアタッチパターン17と回路基板25の下面側のパット電極21とを電氣的に接続する役割とを兼ねている。

【0037】サーマルビアホール15は、半導体チップ29の放熱効率を高めるため半導体チップ29の外形サイズ内に設けることが望ましい。

【0038】サーマルビアホール15はエポキシ樹脂37で埋められている。サーマルビアホール15がエポキシ樹脂37で埋められることにより、回路基板25の下面から、ソルダーレジスト23を浸透した水分の侵入を抑えることができる。

【0039】半導体チップ29の電極と回路基板25上の接続電極19は、ボンディングワイヤ31で電氣的に接続されている。このときボンディングワイヤ31は、電気特性が良好で、かつ接続電極19との密着性が良好な、直径0.03mm前後の金線が用いられる。

【0040】接続電極19とパッド電極21は、スルーホール13を介して電氣的に接続されている。半導体チップ29およびボンディングワイヤ31は、遮蔽と保護のため、封止樹脂33で樹脂封止される。封止樹脂33は、熱硬化性樹脂のエポキシ系樹脂が用いられる。

【0041】さらに回路基板25の下面側のパッド電極21には、ハンダバンプ35を有する。ハンダバンプ35は半導体チップ29の電極がボンディングワイヤ31と、接続電極19と、スルーホール13と、パッド電極21を通して、PBGA41の外側に出た接続端子である。ハンダバンプ35にはすずと鉛の比率が約6:4の組成のハンダを用いる。なおハンダバンプ35は、図示しないPBGAを実装するマザーボード基板の電極パターン上に実装される。よってPBGAとマザーボード基板が電氣的に接続される。

【0042】つぎに本発明のPBGA41における回路基板25の製造方法を説明する。図3～図10は、本発明のPBGA41における回路基板25の製造工程を示す図である。図3～図8は、本発明のPBGA41における回路基板25の製造工程を示す断面図である。そして図9と図10は、本発明のPBGA41における回路基板25の製造工程を示す平面図である。以下図3～図10を用いて、回路基板25の製造方法について説明する。

【0043】樹脂基板11は、四角形で板厚が0.2mm程度のガラスエポキシ樹脂よりなり、その上下両面に厚さ18 μ m程度の銅箔を有する。図3に記すように、樹脂基板11には複数のスルーホール13とサーマルビアホール15を切削ドリル加工により設ける。

【0044】スルーホール13とサーマルビアホール15の壁面を含む基板面を洗浄したのち、樹脂基板11の全表面に、無電解銅メッキと電解銅メッキとによって膜厚が12～22 μ mの銅メッキ層45を設ける。このときのメッキ条件は電流密度が57.8A/dm²である。

【0045】つぎに図4に記すように、スルーホール13とサーマルビアホール15との中にエポキシ樹脂37を充填する。充填方法は一般的なスクリーン印刷法で、基板上面に液体状のエポキシ樹脂をたらし、スキージ塗りを3回ないし4回行う。エポキシ樹脂を乾燥させ、硬化後エポキシ樹脂表面を研磨する。この方法により、スルーホール13とサーマルビアホール15の中にエポキシ樹脂37を完全に充填することができる。

【0046】つぎに樹脂基板11の上下両面に感光性ドライフィルムを張り付け、露光現像してエッチングレジスト膜を形成させる。その後、一般的なエッチング液である塩化第二銅を樹脂基板11の上下両面に吹き付け、エッチングレジスト膜のない露出した銅メッキ層を除去する。この工程によって、図5と図9に記すように、樹脂基板11の上面側には、ICチップのダイパターン1

7とワイヤーボンディング用の接続電極19を、下面側にはハンダバンプを形成するためのパッド電極21が形成される。なおダイパターン17とパッド電極21は、サーマルビアホール15を介して接続し、さらに接続電極19とパッド電極21はスルーホール13を介して接続されている。

【0047】さらに、樹脂基板11の銅メッキ層45の両面にメッキレジストをラミネートし、露光現像を行うことによって、ソルダーレジスト23を設け、ダイアタッチパターン17と接続電極19とパッド電極21には、ソルダーレジスト23の開口部を設ける。

【0048】つぎに樹脂基板11の上下両面の露出している電極の銅メッキ層45の表面に厚さ5～15 μ m程度のニッケルメッキ層を設ける。このときのメッキ条件は、電流密度が1.0A/dm²である。

【0049】さらに樹脂基板11のニッケルメッキ層の表面に、コバルト等の不純物を含みニッケルメッキ層に食いつきやすい厚さ0.05 μ m程度のフラッシュ金メッキ層を設ける。このときのメッキ条件は電流密度が0.5A/dm²である。以上の銅メッキ層、ニッケルメッキ層およびフラッシュ金メッキ層までの工程が下地メッキ層47を設ける下地メッキ工程である。

【0050】つぎに図6に記すように、下地メッキ層47の上にボンディングワイヤーと導通性の優れた厚さ0.3 μ m～0.7 μ m程度の高金メッキ層49を設ける。このときのメッキ条件は、電流密度が0.16A/dm²である。この工程が高金メッキ層を形成する高金メッキ工程である。

【0051】つぎに図7および図10に記すように、樹脂基板11の下面側全面と上面側の接続電極19には、金属膜39を形成させないために、マスクフィルム51を設け、マスクする。ここでマスクフィルム51は、ドライフィルムであり、ラミネート工程で形成する。この工程がマスク工程である。

【0052】その後、ダイアタッチパターン17の上面に、ダイアタッチパターン17と同一形状で厚さ0.5 μ m程度の高金メッキ層を設け、これを金属膜39とする。このときのメッキ条件は電流密度が0.16A/dm²である。これで金属膜39によって、サーマルビアホール15が覆われる。

【0053】つぎにマスクフィルム51を除去する。マスクフィルム51を現像し、炭酸ソーダでエッチング処理することにより、マスクフィルム51のみを剥離できる。これで図8に示すように、本発明のPBGA41における回路基板25が完成する。

【0054】つぎに本発明におけるPBGA41の製造方法を、図1と図2を用いて説明する。回路基板25のダイアタッチパターン17の上の金属膜39の上に、接着剤27を塗布し、その上に半導体チップ29をのせ、接着剤27が完全に硬化するまで乾燥する。これで半導

体チップ29は回路基板25上に固定される。

【0055】つぎに半導体チップ29上面の電極と、回路基板25上の接続電極19をボンディングワイヤ31で接続する。この接続によって、半導体チップ29と回路基板25が電気的に接続される。

【0056】つぎに半導体チップ29とボンディングワイヤ31は、封止樹脂33で封止される。封止方法は封止樹脂を型の中に挿入し、加熱しながらプランジャで加圧することにより、溶融した封止樹脂がランナを通して型の所要部に供給され、形成されるトランスファモールドで行う。

【0057】つぎに回路基板25の下面側にハンダバンパ35を形成する。回路基板25の下面側のパッド電極21上に、ハンダぬれ性をよくするためにフラックス液を塗布し、そのパッド電極21上に直径0.6~0.8mmのハンダボールを供給する。その後加熱炉で、約220~230℃の温度で加熱することにより、ハンダボールがパッド電極21上に固定され、ハンダバンパ35が設けられる。このときフラックス液はロジン系の材料で、ハンダボールはすずと鉛が約6:4の組成のハンダを使用する。

【0058】最後に回路基板25の下面側に残ったフラックス液をアルコール等の洗浄液で洗浄し、PBGA41が完成する。本発明の半導体装置において、サーマルビアホールは絶縁部材で埋められている。サーマルビアホールが絶縁部材で埋められることにより、ソルダーレジストを浸透した吸湿水分はサーマルビアホールからの流入が抑えられ、接着剤の下面近傍に溜まることはない。

【0059】本発明の半導体装置において、サーマルビアホールはエポキシ樹脂で埋められている。サーマルビアホールがエポキシ樹脂で埋められることにより、ソルダーレジストを浸透した吸湿水分はサーマルビアホールからの流入が抑えられ、接着剤の下面近傍に溜まることはない。

【0060】本発明の半導体装置において、サーマルビアホールの上面は、ダイアタッチパターンの上に設けられる金属メッキ層によって覆われている。ダイアタッチパターンの上に金属メッキ層を設けることにより、半導体チップを固定する接着剤の下面近傍への水分の流入を完全に遮断する。ダイアタッチパターンの上に金属メッキ層を設けることにより、サーマルビアホールの数を減らすことなく、放熱効果の大きいPBGAが得られる。

【0061】サーマルビアホールを絶縁部材で埋め、ダイアタッチパターンの上に金属メッキ層を設けることにより、PBGAが吸湿した状態で加熱しても、ダイアタッチパターンと接着剤の界面での剥離はなく、ポップコーン現象も発生しない。

【0062】サーマルビアホールをエポキシ樹脂で埋め、ダイアタッチパターンの上に金属メッキ層を設ける

ことにより、PBGAが吸湿した状態で加熱しても、ダイアタッチパターンと接着剤の界面での剥離はなく、ポップコーン現象も発生しない。

【0063】以上の本発明の実施形態の説明では、サーマルビアホール15をダイアタッチパターン17側を覆っているが、これとは逆にパッド電極21側を覆っても同じ効果が得られる。またサーマルビアホール15の上下面を覆っても同じ効果が得られる。

【0064】

【発明の効果】以上の説明で明らかなように、本発明においてはサーマルビアホールがエポキシ樹脂で埋められ、かつ金属膜で覆われている。したがって、従来技術の半導体装置と異なり、半導体チップの熱放散性を下げることなく、PBGAが吸湿した状態で加熱しても、ポップコーン現象を発生しない、信頼性の高い半導体装置が得られる。

【0065】また回路基板の製造において、サーマルビアホールを覆う金属膜の製造以外、銅メッキ層、ニッケルメッキ層、フラッシュ金メッキ層の下地メッキ層と金メッキ層をそのまま採用できるので、本発明は生産上有利である。

【図面の簡単な説明】

【図1】本発明の実施形態における半導体装置の構造とその製造方法を示す断面図である。

【図2】本発明の実施の形態における半導体装置の構造とその製造方法を示す平面図である。

【図3】本発明の実施の形態における回路基板の構造とその製造方法を示す断面図である。

【図4】本発明の実施の形態における回路基板の製造工程の構造とその製造方法を示す断面図である。

【図5】本発明の実施の形態における回路基板の構造とその製造方法を示す断面図である。

【図6】本発明の実施の形態における回路基板の構造とその製造方法を示す断面図である。

【図7】本発明の実施の形態における回路基板の構造とその製造方法を示す断面図である。

【図8】本発明の実施の形態における回路基板の構造とその製造方法を示す断面図である。

【図9】本発明の実施の形態における回路基板の構造とその製造方法を示す平面図である。

【図10】本発明の実施の形態における回路基板の構造とその製造方法を示す平面図である。

【図11】従来の技術における半導体装置を示す断面図である。

【図12】従来の技術における半導体装置を示す平面図である。

【図13】従来の技術における回路基板の製造工程を示す断面図である。

【図14】従来の技術における回路基板の製造工程を示す断面図である。

【図15】従来の技術における回路基板の製造工程を示す断面図である。

【図16】従来の技術における回路基板の製造工程を示す平面図である。

【符号の説明】

13 スルーホール

15 サーマルビアホール

17 ダイアタッチパターン

25 回路基板

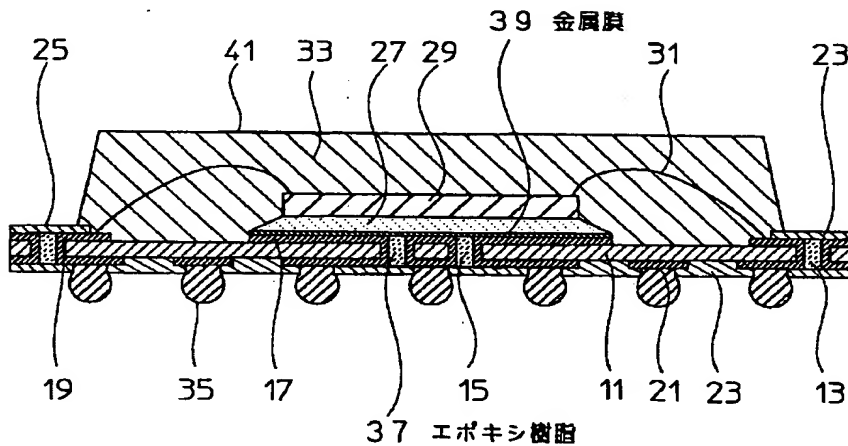
29 半導体チップ

37 エポキシ樹脂

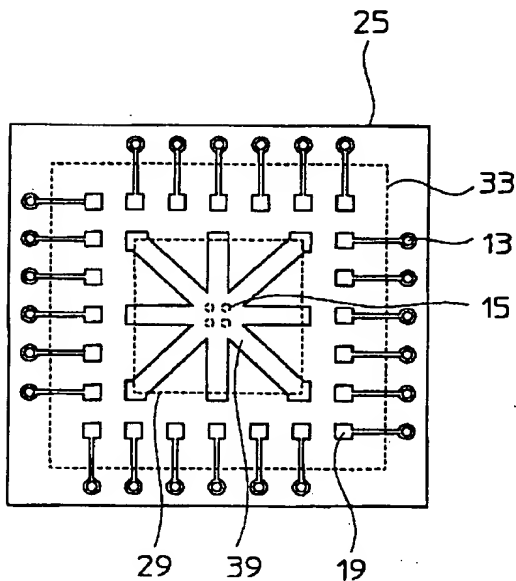
39 金属膜

41 PBGA

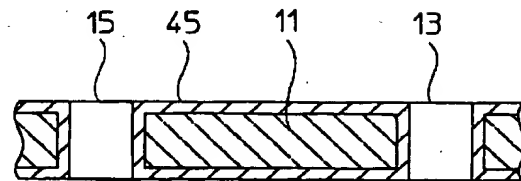
【図1】



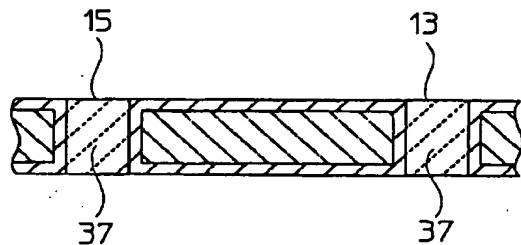
【図2】



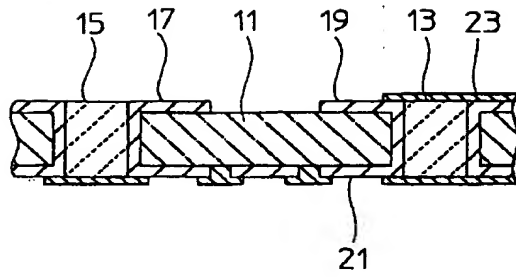
【図3】



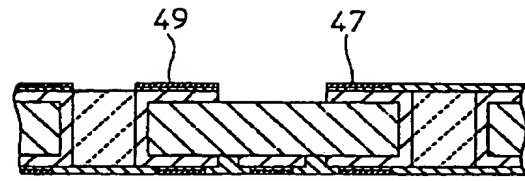
【図4】



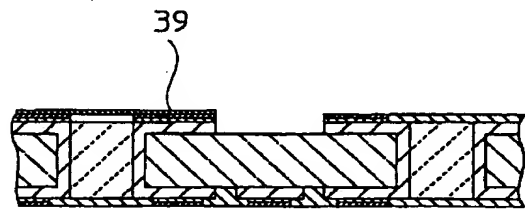
【図5】



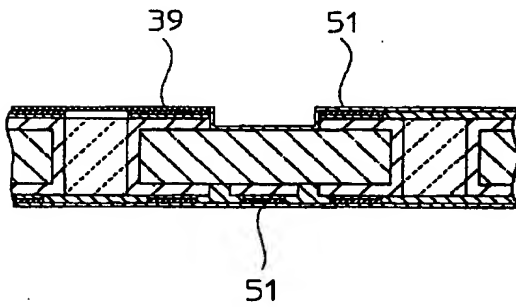
【図6】



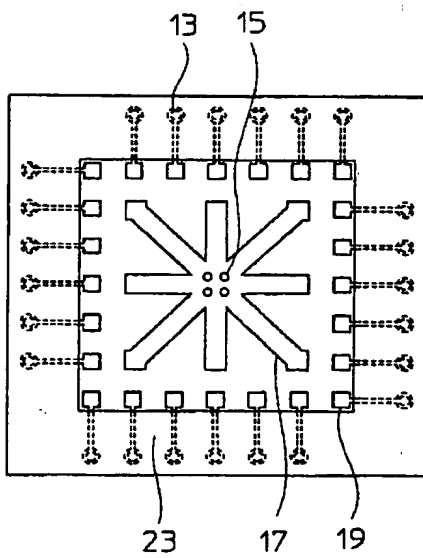
【図8】



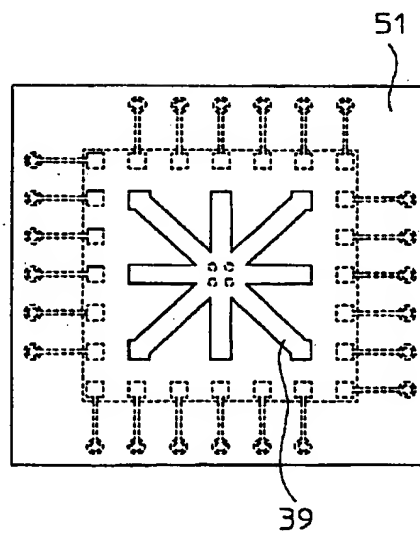
【図7】



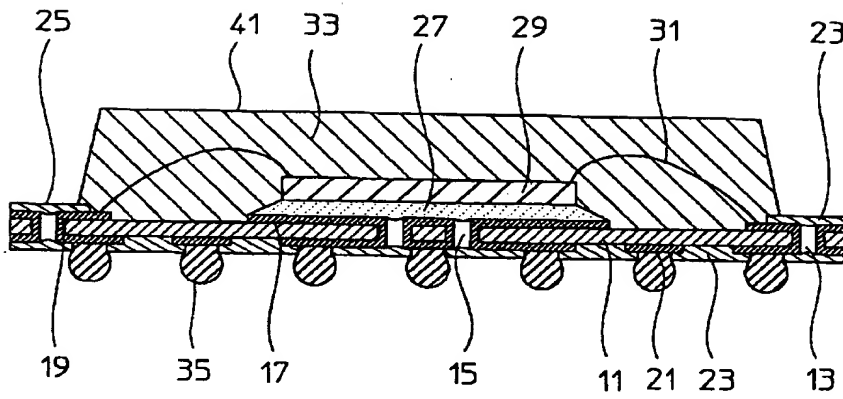
【図9】



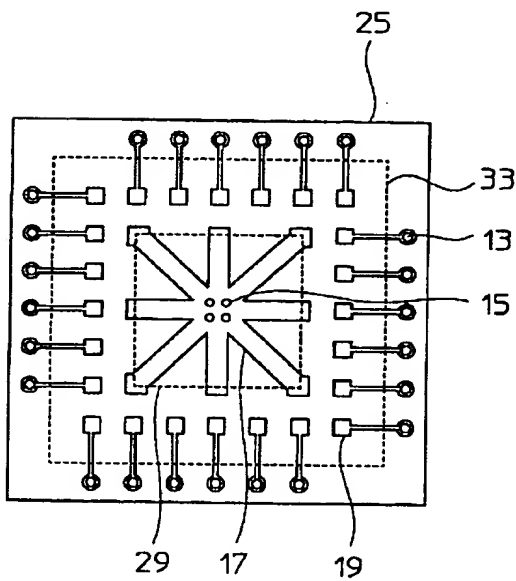
【図10】



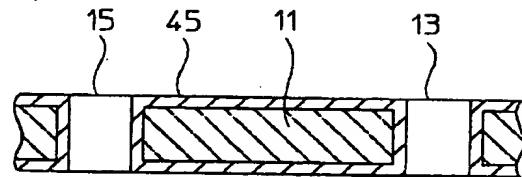
【図11】



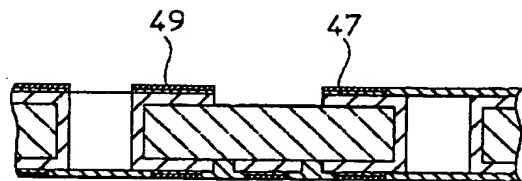
【図12】



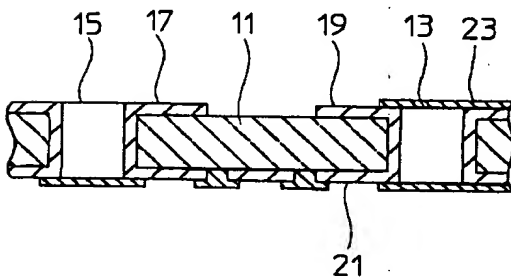
【図13】



【図15】



【図14】



【図16】

